

# Az ACH—05 hibrid-analóg számítógép és az ACH—05/TPA/i hibrid számítórendszer

DR. GESZTES GÁBOR, DR. GÖRGÉNYI ANDRÁS, PÉCELI GÁBOR, DR. TELKES BÉLA,  
DR. TÓTH ENDRE

BME Műszer és Méréstechnika Tanszék

DK.: 681.34

A Budapesti Műszaki Egyetem Műszer és Méréstechnika Tanszékén több éves kutató-fejlesztő munka eredményeként *hibrid számítórendszer* építése fejeződött be, amely a közeljövőtől kezdve közhasznú *hibrid számítóközpontban* üzemel. A tanszéken készült paralel processzor — amely az analóg és hibrid műveleti elemeket, valamint vezérléseket foglalja magában — újszerű rendszerszervezési koncepciójában, a nagy műveleti sebesség tekintetében, valamint az interaktív kezelést elősegítő szolgáltatásaiban tér el a hagyományos rendszerektől. A közlemény a rendszer hardware és software elemeinek leírását tartalmazza.

A BME Műszer és Méréstechnika Tanszékén 1963 óta folyik *analóg*, majd *hibrid számítógépek* fejlesztése. Elsőként egy csak *ismétlőüzemű*, gyorsműködésű analóg számítógép készült el [1], [2], majd a szerzett tapasztalatok alapján felmértük a hibrid számítógépek hazai alkalmazásának lehetőségeit [3]. *OMFB* támogatással kidolgoztuk és 1974-ben üzembe helyeztük a *TPA/i—AC/04* jelű első hibrid rendszert [4], [5]. Ennek oktatási és kutatási célú alkalmazása során szerzett tapasztalatok [6], [7], [8], [9], [10] felhasználásával, az *OMFB* megbízásából kifejlesztettük a korszerű, sok szempontból újszerű *ACH/05—TPA/i* jelű *hibrid számítórendszer* [11], [12], [13], [14], [15], [16], [23], amely a közelmúltban elkészült és 1979-től kezdve külső felhasználók számára is hozzáférhető *hibrid számítóközpontként* üzemel. E cikkben a hibrid számítórendszer rendszertechnikai felépítését, főbb hardware és software jellemzőit ismertetjük.

## Tervezési irányelvek

A hatvanas évek elejéig a dinamikus rendszerek szimulációjának egyetlen eszköze az *analóg számítógép* volt. A digitális számítógépek fejlődésével a hatvanas években megnyílt a lehetőség *hibrid számítórendszerek* létrehozására, amelyeknek — mivel az analóg és digitális számítógépek előnyös tulajdonságait egyesítették — akkoriban nagy jövőt jósoltak. A digitális számítástechnikai eszközök és módszerek rohamos fejlődése azonban egyhamar lehetővé tette számos, azelőtt kizárólag analóg vagy hibrid számítógépen megoldható probléma *tisztán digitális* megoldását. Már a hatvanas évek vége felé sokfelé vitatni kezdték a hibrid számítástechnika jövőjét. Sokak számára emlékezetes lesz az *AICA* 1973. évi (teljes egészében a hibrid számítástechnikának szentelt) kongresszusa, ahol *Korn* professzor, az analóg és hibrid számítástechnika egyik apostola a hibrid számítástechnika közeli végét jósolta. Előadása heves vitákat váltott ki és a hibrid számítástechnikai berendezések fejlesztői és alkalmazói számos érvet sorakoztattak fel a hibrid számítórendszerek javára. A vita azóta sem zárult le. Tény, hogy a hetvenes évek elején kifejlesztett *szimulációs nyelv*

*vek* lehetővé teszik gyakorlatilag valamennyi probléma digitális gépen való megoldását, ugyanakkor világszerte a hibrid rendszerek fejlesztése is előrehaladt. Kiszélesedett időközben a hibrid számítástechnika alkalmazási területe is és ma újra az állapítható meg, hogy számos olyan problémakör van, ahol a hibrid számítástechnikai megközelítés előnyösebb.

Nem vállalozunk annak jóslására, hogy egyrésről a digitális számítógépek változatlanul viharos fejlődése (pl. paralel processzoros rendszerek), másrészt az analóg és hibrid integrált áramkörtechnika fejlődésének felgyorsulása miként befolyásolja a hibrid számítástechnika jövőjét. Az *ACH/05—TPA/i* hibrid számítórendszer kifejlesztését megelőző időszakban végzett irodalomkutatásaink (pl. [17]—[22]), számos külföldi számítóközpont személyes tanulmányozása, a hibrid számítórendszereket gyártó cégek fejlesztési koncepcióinak elemzése és végül az alkalmazási területek analízise azonban egyértelműen azt mutatta, hogy a *gyors elévülés kockázata nélkül* vállalható egy korszerű hibrid számítórendszer kifejlesztése és egy közhasznú hibrid számítóközpont megnyitása.

Elemzéseink ugyanakkor azt is világosan megmutatták, hogy versenyképes rendszert csakis akkor tudunk létrehozni, ha gyökeresen szakítunk a hagyományos *rendszerszervezési elvekkel* és maximálisan kihasználjuk a legkorszerűbb *integrált áramköri készlet* nyújtotta előnyöket [12]—[16].

A hagyományos, és valamennyi jelenleg is gyártott hibrid számítógépnél érvényes rendszerszervezési koncepció szerint az analóg számítógép *el van különítve* a digitális géptől, az együttműködést *csatolóegység* biztosítja. Az *ACH/05—TPA/i* rendszerben megvalósított új elvek szerint az analóg rendszer minden egyes eleme *önmagában* úgy van kialakítva, hogy a digitális géppel *közvetlenül, külön csatolóegység nélkül* kapcsolatot tudjon teremteni. A digitális gép oldaláról nézve az analóg gép elemei *memória elemeknek* tekinthetők (amelyekbe számjegyes információ írható be vagy olvasható ki), ugyanakkor ezek az elemek általánosságban (de nem szükségképpen) valamely művelet elvégzésére alkalmasak. Az így kialakított memóriacellák közötti információforgalmat egyrészt a

programtáblán felépített *paralel hardware program*, másrészt a digitális felületre csatlakozó belső hibrid buszon keresztül a digitális gépen futó *szekvenciális software program* szervezi. Ebben a szervezésben tehát a hagyományos csatolóegység eltűnt, elemei megkülönböztethetetlen módon beintegrálódtak az analóg műveleti készletbe. A digitális gép oldaláról nézve az analóg gépbe épített memóriacellák halmaza a digitális gép *paralel processzorának* tekinthető.

Számos külföldi tapasztalat mutatja, hogy nagy hibrid számítóközpontokban igény lehet az analóg programozás automatizálása (automatic patching), ahol az analóg műveleti elemek összekapcsolását a digitális gép által vezérelt *kapcsolómátrix* végzi. Egy automatikus analóg programozású rendszerben a felhasználó számára az analóg gép gyakorlatilag eltűnik, és minden funkció irányítása olyannyira a digitális gép felől történik, hogy lehetővé válik *time-sharing* hibrid rendszer kialakítása is. A rendkívüli költségkihatásokra való tekintettel egy ilyen kapcsolómátrix kifejlesztését nem tűzhattük ki célul jelenleg, a rendszer kialakításakor azonban ezt a lehetőséget is figyelembe vettük.

Az analóg konzolon felépített műveleti elemekből álló paralel processzor a *műveleti sebesség* nagymértékű növelésének lehetőségét rejti magában. Ha ezt a lehetőséget valóban ki akarjuk használni, szükséges, hogy a műveleti elemek nagy működési sebességre legyenek képesek. A rendszer kialakításakor a tervezők ezt a problémát mélyrehatóan elemezték. Korszerű *monolit integrált áramkörti elemek* és *vékonyréteg műveleti ellenállások* alkalmazásával, valamint számos újszerű *kompenzációs kapcsolás* kidolgozásával az analóg műveleti elemek dinamikus hibáját sikerült jelentősen lecsökkenteni és ezzel a gép lehetséges műveleti sebességét valamennyi ismert külföldi gépéhez képest számottevően növelni.

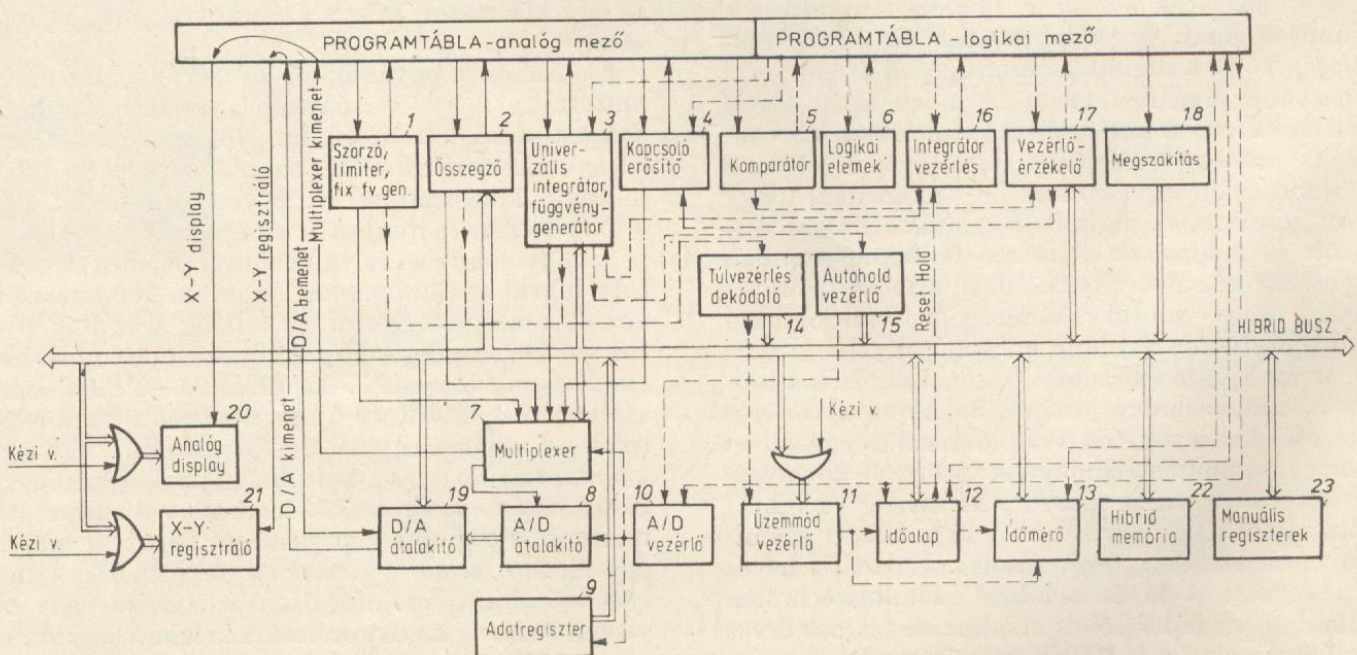
A paralel processzor szemlélet jellegzetesen befolyásolta a *műveleti elemkészlet* tervezését és az *elemek kialakítását*. Kézi és szervo potenciométe-

rek helyett a paralel processzor kizárólag *digitálisan vezérelhető kettős polaritású potenciométereket* (szorzó típusú D/A átalakítókat) tartalmaz, amelyek az univerzális integrátorok, illetve összegezők bemeneteihez vannak rendelve. Újszerű elem az *univerzális integrátor*, amely az alapvető funkcion kívül számos egyéb feladat ellátására is programozható. Hasonlóan, mint más korszerű hibrid számítórendszerekben [18], [21], [22], de az ismertekhez képest újszerű megoldású *digitálisan programozható függvénygenerátort* alakítottunk ki, amely a digitális gépet tehermentesíti a bonyolult függvénykapcsolatok előállításának feladatától. Ennek fő előnye a nemlineáris függvénykapcsolatokat tartalmazó problémák megoldásánál jelentkezik, ahol a rendszer nyújtotta számítási sebesség változatlanul kihasználható.

Végül a rendszer kialakításakor alapvető szempont volt az, hogy a hibrid számítógép az *interaktív mérnöki tervezés* hatékony eszközévé váljék. Ennek érdekében számos olyan újszerű megoldás született, amely a *kezelői kényelmet* segíti elő. Hatékony *interaktív programrendszer* segítségével a felhasználó a digitális géphez csatlakozó *alfanumerikus display*-en keresztül kezében tartja a számítási folyamatot. A képernyőn folyamatosan kiírt legfontosabb adatokból a számítás főbb paramétereiről állandó *tájékoztatóst* kap és a billentyűzetről könnyűszerrel tudja *változtatni* akár az analóg, akár a digitális program állapotait vagy paramétereit.

### Az ACH—05 paralel processzor felépítése

Az ACH—05 paralel processzor felépítését az 1. ábrán látható blokkvázlat alapján ismertetjük. Látható, hogy a rendszer valamennyi blokkja mind a *külvilággal*, mind *egymással* egyrészt a



1. ábra. Az ACH—05 hibrid-analóg számítógép tömbvázlata

cserélhető programtáblán, másrészt a **Hibrid Busz** vonalain keresztül teremthet kapcsolatot. A *Hibrid Busz* ún. *UNIBUS* szervezésű így pl. PDP11 számítógép (vagy hasonló szervezésű egyéb gép) csatlakoztatása esetén a Hibrid Busz az UNIBUS egyszerű meghosszabbításának tekinthető. Az ábrán a folyamatos vonalak az analóg, a szaggatott vonalak a logikai jeleket vivő vonalakat jelképezik, valamint a kettős vonalak a logikai vezeték-kötegeket (pl. adat- vagy címvezeték-rendszer). A továbbiakban áttekintjük a rendszer egyes blokkjainak szerepét és főbb jellemzőit, hivatkozva mindenütt az ábrán látható azonosító számokra.

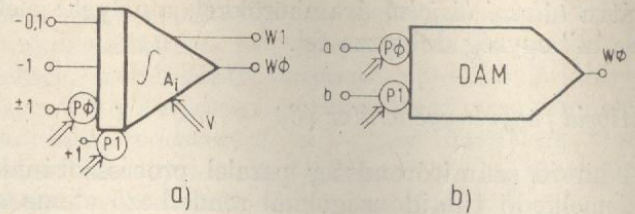
### A paralel processzor műveleti elemei (1–6)

A paralel processzor műveleti elemeinek fejlesztése során egyrészt a *sztatikus hibák szempontjából kiegyenlített* műveleti elemkészletre, másrészt a *műveleti sebesség növelésére* törekedtünk — ha szükséges, a sztatikus pontosság rovására is. Ezért a hagyományos analóg számítógépekkel ellentétben, ahol a különböző műveleti elemek *sztatikus pontossága*  $10^{-4}$ – $10^{-2}$  nagyságrendek között is változhat, műveleti elemünk többségénél  $10^{-3}$ – $5 \cdot 10^{-3}$  *sztatikus pontosságot* valósítottunk meg, ugyanakkor sikerült kedvező dinamikus tulajdonságokat elérni. Az 1–10 kHz-es tartományban is elfogadható dinamikus hibát okozó műveleti elemeket *gyors működésű erősítők* és a BME Elektronikai Technológia Tanszéke által készített precíziós *vékonyréteg ellenállások* alkalmazásával (eredményes közreműködésükért e helyen is köszönetet mondunk), továbbá maximálisan lapos fázismenetre történő *kompenzációval* [1] valósítottuk meg. A következőkben röviden ismertetjük a jellegzetes műveleti elemeket.

### Univerzális integrátor (3)

Az univerzális integrátor egy *háromállapotú vezérelhető integrátorból*, egy szorzó típusú négynegyedes *digitális-analóg átalakítóból*, valamint *logikai vezérlő és csatoló* elemekből épül fel. Programozással a digitális-analóg átalakító vagy az integrátor *követő* bemenetéhez, vagy az egyik *integráló* bemenetéhez rendelhető. Tekintve, hogy e két bemenet szimultán vezérlésére soha sincs szükség, a D/A átalakító két egymástól független *digitálisan vezérelhető potenciométer* szerepét (P0 vagy P1) tölti be. Az univerzális integrátor két fő üzemmódra programozható.

a) *Háromállapotú integrátor.* Az integrátor (2a ábra)  $-0,1, \frac{1}{2}, -1$  és a P0 jelű digitálisan programozható potenciométeren keresztül  $\pm 1$  integrálási tényezőjű *bemenetekkel* készült. A digitális gép által adott vezérlőjellel az *integrálási tényező* négy nagyságrendben ( $10 - 10^4 \cdot 1/s$ ) változtatható. A követő bemenethez rendelt P1 digitális vezérlésű potenciométer a *kezdeti érték (IC)* beállítására szolgál. Az integrátor W0 kimenetén megjelenő jel a bemeneti jelek *súlyozott összegének integráljával*, valamint a *kezdeti értékkel* arányos. A W1 kimenet, amelyen a kimeneti érték *deriváltja* jelenik meg,



2. ábra. Az univerzális integrátorok üzemmódjai

az analóg programok sztatikus ellenőrzésére szolgál. Mindkét kimenetre *túlvezérlést jelző áramkörök* csatlakoznak, ezek központi feldolgozását külön e célra kialakított egység végzi (lásd 1. ábrán a 14-es blokkot).

Logikai vezérlőjelekkel az integrátor a szokásos *három állapot (kezdeti érték, integrálás, tárolás)* között átkapcsolható. Lehetőség van valamennyi integrátor automatikus *központi vezérlésére*, valamint az integrátorok *csoportos* vagy *egyedi* vezérlésére. A tároló üzemmód különlegessége, hogy a hagyományos *analóg tároláson* kívül (ahol lényegében az integráló *kapacitás töltése* tárolja az átkapcsolás pillanatában érvényes feszültség értékét) lehetőség van *digitális tárolásra (autohold)* is.

Digitális tároló üzemre való átkapcsoláskor az átkapcsolás pillanatában érvényes feszültséget a hibrid számítógép A/D átalakítója megméri és a követő üzemmódba kapcsolt integrátor követő bemenetére adja. Míg a hagyományos analóg tárolás csupán *rövid idejű* jeltárolásra alkalmas, addig a digitális tárolás *korlátlan idejű* tárolást biztosít.

Ugyanezen üzemmódban az univerzális integrátor *követő-tároló* vagy *mintavevő-tároló* céljára is alkalmazható. A követő vagy mintavevő állapotban a mért jel a P1 potenciométeren keresztül kapcsolódik a körre; az előbbihez hasonlóan *analóg* vagy *digitális tartó állapot* programozható. Mintavevő üzemben a *mintavétel időpontját* a hibrid rendszer időzítő egysége szabályozza, a *mintavételi impulzusszélességet* pedig az egység autonóm állítja elő. Megfelelő programmal vezérelve ugyanezen üzemmód alkalmas *interpoláló* vagy *extrapoláló D/A átalakító* létrehozására is, ami elsősorban időfüggvények pontosabb rekonstrukcióját teszi lehetővé.

b) *Szorzó D/A átalakító.* A 2b ábra szerint a programozással D/A funkcióra kijelölt egység logikai jellel átkapcsolhatóan vagy az a bemenetre kapcsolt *analóg jel* és a P0 potenciométerre adott *digitális jel*, vagy a b bemenetre kapcsolt *analóg jel* és a P1 potenciométerre adott *digitális jel* szorzatával arányos analóg kimeneti jelet szolgáltat.

### Összegező (2)

A *négybemenetű összegezők* különlegessége, hogy egyik bemenetükre az integrátorokéhoz hasonló felépítésű *digitális potenciométer* kapcsolódik. Minden olyan esetben, amikor a számítókapcsolásban potenciométerre lenne szükség, ezek az egységek használhatók. Az összegezők ugyancsak el vannak

látva *túlvezérlésjelző* áramkörökkel, amelyek jelét a „14” egység dolgozza fel.

### Hibrid függvénygenerátor (3)

A hibrid számítórendszer paralel processzorának kiemelkedő tulajdonságokkal rendelkező eleme a gyorsműködésű, *digitálisan programozható hibrid függvénygenerátor*. A függvénygenerátor önálló *memóriával* rendelkezik, amely jelenleg 256 szegmens adatainak tárolására alkalmas (lehetőség van 1 k-ig való bővítésre). A digitális számítógép a szegmensadatokat blokkos adatátvitellel tölti a függvénygenerátor memóriájába. Az adatátvitel befejezése után a függvénygenerátor mint *autonóm egység* üzemel, csak analóg be- és kimeneteivel kapcsolódik az analóg számítókapcsoláshoz. A memóriában tárolt szegmensadatok alapján a függvénygenerátor belső vezérlőegységének irányítása alatt négy *analóg/hibrid interpolátor* képezi az aktuális függvénykapcsolatokat. Az egység jelenlegi kiépítésében egyidejűleg *négy független egyváltozós függvény* vagy *egy kétváltozós és egy egyváltozós függvény* programozására van lehetőség. A függvénygenerátor *paraméteres függvények* előállítására is alkalmas, jelenleg a paraméterek száma 8 lehet (32-ig bővíthető).

### Egyéb analóg/hibrid műveleti elemek (1, 4, 5)

A műveleti elemek készletét a hagyományos rendszerekben alkalmazottakhoz hasonló *szorzó/osztó egységek*, *limiter áramkörök*, *kapcsoló erősítők*,  *feszültségkomparátorok*, valamint *fix függvénygenerátorok* egészítik ki.

A paralel processzor jelenlegi kiépítésében az alábbi számú műveleti elemet tartalmazza:

- 32 db *univerzális integrátor*, fizikailag 32 db, funkcionálisan 64 db beépített *digitális potenciométerrel*
- 64 db *összegező*, 64 db beépített *digitális potenciométerrel*
- 1 db *hibrid függvénygenerátor* (4 db egyváltozós függvény előállítására)
- 24 db *szorzó/osztó* (négynegyed-es szorzó, kétnegyed-es osztó)
- 12 db *kapcsolóerősítő*
- 8 db *limiter* (határoló vagy kotyogás funkcióra)
- 12 db *feszültségkomparátor*
- 6 db *állandó átviteli karakterisztikájú függvénygenerátor* (sin X, cos X, lg X, polár)

### Logikai műveleti elemek (6)

A paralel processzor műveleti elemeinek készletét a programtábla digitális mezejére csatlakozó *szabadon programozható logikai elemek* teszik teljessé. A TTL elemekből álló logikai készlet 46 db különféle *kaput*, 12 db különféle *flip-flopot* és 2 db *dekadikus számlálót* foglal magában.

### A/D adatátviteli és amplitúdómérő-egység (7–10)

Az egység a Hibrid Buszon keresztül az *analóg-digitális irányú adatforgalmat* bonyolítja le.

A *multiplexer* (7) lehetővé teszi bármelyik analóg kimenettel rendelkező műveleti elem kimeneti je-

lének időmultiplex mérését. Az 512 csatornáig bővíthető multiplexer jelenleg 166 bemeneti csatornával rendelkezik. A mérőegység 3 *kiválasztott mérőcsatorna* (A, B és C) szekvenciális mérését látja el.

Az A és B csatorna az analóg display-en történő megjelenítésre és amplitúdómérésre szolgál. Az A és B csatorna jelét két *mintavevő-tartó* áramkör 10  $\mu$ s-os idővel váltakozva, ellenütemű működéssel *mintavételezi*. A mintavételezett jelek egyrészt az analóg display A, illetve B csatornájára kerülnek, másrészt az *A/D átalakítóra* (8). Az A/D átalakító által szolgáltatott számjegyes mérési érték a digitális gép *alfanumerikus display*-ének képernyőjén kerül kijelzésre. A C mérőcsatorna A/D adattranszfer céljára szolgál, a digitális gép felől programozottan kezelhető. A C csatornán történő mérést kérő jel az A és B csatornák működését a mérés idejére (5  $\mu$ s) tiltja.

Az A/D adatátviteli egység működését az *A/D vezérlő* (10) irányítja, a számjegyes mérési adatok az *adatregiszteren* (9) keresztül kerülnek a *Hibrid Buszra*.

Az egységben alkalmazott *nagysebességű* (konverziós idő 3,5  $\mu$ s) és *nagypontosságú* (12 bit, 1/2 LSB) A/D átalakító lehetővé tette azt, hogy egyetlen egység mind a hagyományos rendszerekben alkalmazott *A/D mérőátalakító*, mind az aktuális értékeket mérő *digitális voltmérő* szerepét ellássa.

### Üzem módvezező egység (11)

Az üzemmódokat kiváltó parancsok az egységen keresztül vagy manuálisan (a gép érintőkapcsolós vezérlőkonzolja felől: 23) vagy software úton a digitális gép felől adhatók ki. Az egység a következő üzemmódok kiváltására alkalmas.

**RESET:** (alapállapot) az integrátorok kezdeti érték üzemmódba kerülnek.

**HOLD:** az előprogramozástól függően az integrátorok vagy analóg vagy digitális tartó állapotba kerülnek.

**CONT:** az analóg program folyamatos futását kezdeményezi.

**SINGLE/RESET:** az analóg program *egyszeri lefutása* indul, a műveleti idő végén a számítógép *alapállapotba* kerül.

**SINGLE/HOLD:** az analóg program *egyszeri lefutása* indul, a műveleti idő végén a számítógép *tartó állapotba* kerül.

**REPET:** az analóg program futása *ismétlő üzemmódban* indul.

**CLOCK:** a valós idejű óra indul.

**OVERFLOW MODE, OFF/HOLD/RESET:** valamely analóg kimenetű műveleti elem *túlvezérlődésekor*:  
ha **OFF**, a program tovább fut és a túlvezérlődést csupán egy fénydióda jelzi,  
ha **HOLD**, a számítógép *tartó állapotba* kerül és  
ha **RESET**, a számítógép *alapállapotba* kerül.

### Időalap- és időmérőegység (12, 13)

A hibrid programok futtatása során felmerülő sokféle *időzítési* és *időmérési* feladat ellátására az ACH-05 rendszerben a szokásosnál lényegesen komplexebb, sokoldalúan programozható egységet

fejlesztettünk ki, amely a következő fő feladatok ellátására alkalmas.

Az *analóg időalap* széles határok között programozhatóan állítható be. A *valós idő* mérésére szolgáló időalapjelet az analóg időalapjelhez képest  $10^{-3} \dots 10^3$  határok között lehet beállítani egy *időtranszformációs egységgel*.

A futó programra vonatkoztatott *analóg idő* mérésére 9 dekádos számláló-, 2 időmérő és egy *csengetőregiszterből* álló óra szolgál (az egyik regiszter az analóg display marker jelével, a másik software úton kezelhető, az ún. „csengetőregiszter” feladata pedig az, hogy előre meghatározott időpontban jelzést adjon). A *valós idő* mérésére szolgáló óra 9 dekádos számláló és software úton kezelhető *valós idő mérőregiszterből* és a *valós idő csengetőregiszterből* áll, amely előre beállított valós idő leteltével ad jelzést.

Az analóg időalapjelhez, a valós időalapjelhez, és az analóg időalaphoz kötött *szekvenciális időzítési* (mérési) feladatok vezérlésére az analóg idő, a valós idő, illetve a relatív idő *impulzusgenerátorok* szolgálnak, amelyek *programozható ismétlődési idejű* impulzussorozatokat állítanak elő.

Az analóg időalap- és időmérőegység állítja elő az analóg display időeltérítő jelét, ezenkívül mind az analóg display-en, mind az X-Y regisztrálón számos különleges időzítési feladatot lát el.

Az univerzális integrátorok csoportos vagy egyedi vezérlésére, valamint a szabadon programozható logikai elemekből felépített logikai hálózatok vagy kapcsolóerősítők *időzített vezérlésére* ugyancsak az egység programozottan előírt jelei szolgálnak.

*Vezérlő-, érzékelő- és megszakítónalakat kezelő egységek (16, 17, 18)*

Ezek az egységek az analóg és a digitális program közötti kapcsolat fenntartására, a futó programoknak egymástól függő irányíthatóságára szolgálnak. Valamennyi ide tartozó vonal a logikai programmezőre csatlakozik.

Az *integrátor vezérlőegység (16)* biztosítja az univerzális integrátorok *egyedi* vagy *csoportos* vezérelhetőségét, ami azt jelenti, hogy a fő állapotok közötti átkapcsolás az egész gép működését irányító központi vezérlőjeltől függetlenül, feltételektől függő vagy egyedi időzítésű vezérlőjellel történhet.

Az *érzékelő és vezérlő vonalakat* magában foglaló egység (17) a digitális gép és a paralel processzor közötti kétoldalú kapcsolattartás eszköze.

Az analóg programról információt adó logikai jelek az *érzékelő vonalakon* keresztül regiszterbe jutnak, amelyek állapota a digitális programmal lekérdezhető. Egy-egy 12 bites regiszter szolgál a *sztatikus* jellegű és az *impulzus* formájában megjelenő jelek fogadására. A *vezérlő vonalakat* arra szolgálnak, hogy a hozzájuk csatlakozó regiszteren keresztül, logikai jelekkel a digitális program befolyásolni tudja a paralel processzoron futó programot. Egy-egy 12 bites regiszter teszi lehetővé a *sztatikus* vagy *impulzus* alakú vezérlőjelek kiadását.

A *megszakításokat kiszolgáló egység (18)* biztosítja, hogy a paralel processzoron futó program-

ban bekövetkező változások szükség esetén programmegszakítást (és ezzel fontosabb programrészek életrehívását) tudjanak előidézni. Tekintettel a TPA/i alacsony szervezettségű programmegszakítási rendszerére, az egység hardware úton irányítja a prioritás kijelölését és a kiszolgáló programok hívását.

*Hibrid memória (22)*

Az ACH/05-ös hibrid számítógérendszerben  $256 \times 12$  bites RAM típusú memória szolgál a paralel processzoron felépített számítókapcsolás elemeire vonatkozó aktuális digitális információ tárolására. Így pl. a digitális potenciométerekbe írt számjegyes adatok automatikusan a hibrid memóriában is tárolódnak, ahonnan a digitális gép felől bármikor visszahívhatók.

*Analóg megjelenítő egységek (20, 21)*

A paralel processzoron futó programról sokoldalú információ nyerhető a beépített *katódsugárcsőves analóg display* segítségével, a megoldások rögzítésére pedig beépített X-Y regisztráló szolgál. A következőkben ismertetjük mindkét egység szolgáltatásait.

*Analóg katódsugárcsőves megjelenítő (20)*. Az analóg display üzemmódjai, érzékenysége és a sugár pozíciója a manuális kezelőszerveken kívül a digitális gép felől, software úton is vezérelhető.

*A megjelenítés üzemmódjai:*

*A(T)*: az A/D adatátviteli egység A csatornájaként kijelölt analóg műveleti áramkör kimeneti feszültségét jeleníti meg, az analóg idő függvényében.

*A(B)*: Az A csatornán megjelenő feszültséget jeleníti meg a B csatorna feszültségének függvényében, X-Y oszcilloszkópként.

*CHOP*: Egyidejűleg az A és B csatorna jelét jeleníti meg, chopper üzemmódban.

*ALT*: Egyidejűleg az A és B csatorna jelét jeleníti meg, alternáló üzemmódban.

*Az időeltérítés üzemmódjai: NORMAL*: Az időeltérítés a normál analóg műveleti időalapból előállított eltérítő jellel történik, az időeltérítés egyszeri végigfutása a *műveleti idővel* egyezik.

*DELAYED*: Az analóg időn belül, manuálisan vezérelhető marker jel segítségével kijelölt késleltetési idővel induló, a műveleti időnél *rövidebb lefutású* időeltérítő jel segítségével ebben az üzemmódban a megoldás kisebb részletének ábrázolására van lehetőség (ún. *lupe* szolgáltatás).

*REPEAT/DELAYED*: A megjelenítés a *késleltetett időalappal* történik a műveleti idő kezdetétől annak végéig ismétlődő üzemmódban, a késleltetett időalappal megfelelően növekvő késleltetéssel. Ez az üzemmód lehetőséget ad hosszú futási idejű megoldások kényelmesebb megjelenítésére. A megoldás *szegmensekre osztva* jelenik meg a képernyőn, a megoldást mintegy „lapozás”-sal lehet végigkövetni.

*DUAL*: A megjelenítés a kézzel beállított marker jelig a *normál* időalappal történik, a marker jeltől kezdve a *késleltetett* időalappal kinagyított szakasz is megjelenik a képernyőn.

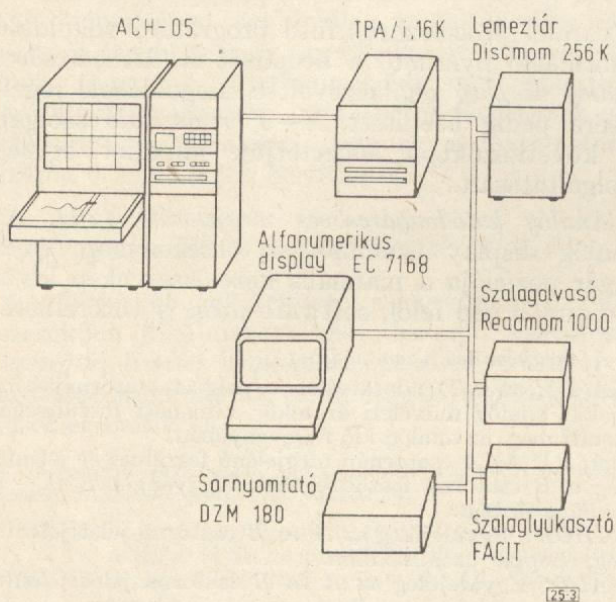
*X-Y regisztráló (21)*

A beépített X-Y regisztráló lehetőséget ad akár számjegyes adathalmazzal adott, akár analóg időfüggvényekkel adott függvénykapcsolatok fel-

rajzolására. Üzem módjai ezek szerint a következők. *Digitális regisztráló üzemmódban* az író toll vezérlése a digitális számítógép felől érkező számjegyes adatpárral történik. A regisztráló állapotainak vezérlése (bekapcsolás, rajzolás indítás, toll fel és le) szintén a digitális gép felől megy végbe. *Analóg koordinátáiró üzemmódban* az analóg bemenetek a programtáblán keresztül csatlakoztathatók az ábrázolandó X és Y jelre. A regisztráló állapotainak vezérlése vagy továbbra is a digitális gép felől, vagy manuálisan az analóg display kezelő konzoljáról végezhető.

### Az ACH-05/TPA/i hibrid számítórendszer felépítése

A teljes hibrid számítórendszer elemeit a 3. ábra vázlatja, valamint 4. ábrán látható fénykép szemlélteti. A digitális partner szerepét egy TPA/i



3. ábra. Az ACH-05/TPA/i hibrid számítórendszer kiépítése

számítógép tölti be. Tekintve, hogy a paralel processzor adottságainak kihasználhatóságában, illetve igényesebb hibrid programok esetén a TPA/i számos korlátozást jelent, tervbe vettük a rendszernek a tanszékre telepített PDP11/45-ös számítógéppel való összekapcsolását is. A rendszerhez tartozó perifériák kiépítése az ábrán követhető.

Figyelmet érdemel az *alfanumerikus display*, amely a rendszer irányításában központi helyet foglal el. Segítségével a következő feladatok láthatók el.

– A felhasználói *software programok kidolgozása*, bevitelle.

– Az ACH/05 hibrid-analóg számítógép paralel processzorának, vezérlő- és időzítő-, valamint analóg megjelenítő-egységének *interaktív előkészítése* és irányítása.

– A felhasználói programok *futtatása*, a hibrid szimuláció sokrétű *vezérlése*, interaktív lehetőségekkel.

– *Információszerzés* a futó hibrid programról. E célra az alfanumerikus display ernyőterületének egy része fenntartott és ezen folyamatosan megjelennek a futó programról felvilágosítást szolgáltató legfontosabb adatok (pl. az A és B csatornán mért feszültség- és időadatok, üzemmódok stb.). A megjelenítés vezérlését az ún. *hibrid monitor* irányítja.

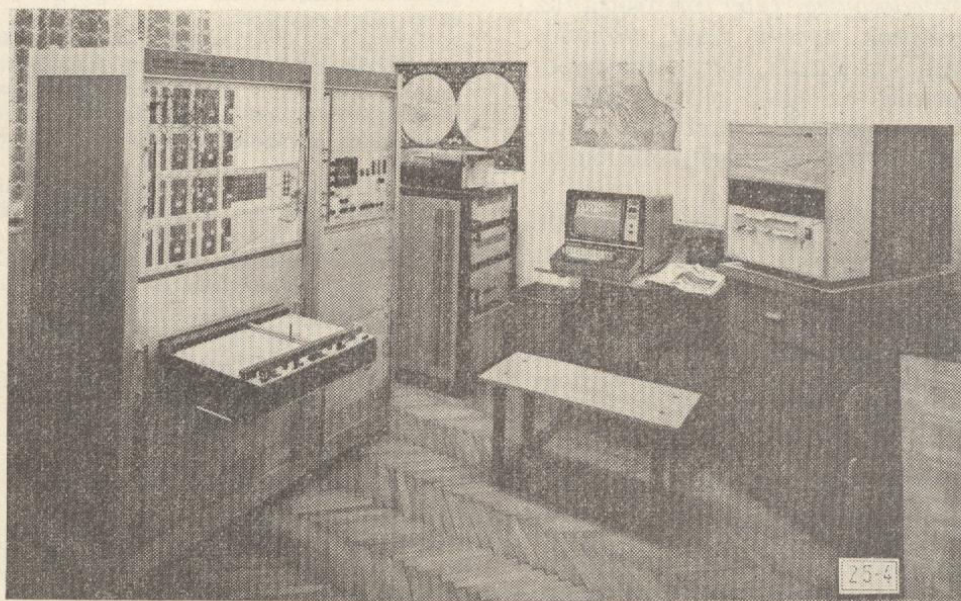
### Az ACH/05-TPA/i hibrid számítórendszerre kidolgozott hibrid software

A *hibrid software* fejlesztése során arra törekedtünk, hogy maximálisan kihasználva a TPA/i kis-számítógéphez rendelkezésre álló software készleteket, a software legyen képes a felhasználó munkáját minél inkább megkönnyíteni, legyen *felhasználó orientált*.

Ezért az alábbiakra törekedtünk:

– A hibrid felhasználói programok írásához ne kelljen egy teljesen új nyelvet megtanulni, hanem az lehetőleg egy *közismert programnyelv* legyen, amelynek hibrid bővítései szervesen illeszkednek a nyelv szintaxisába.

– Tegye lehetővé a software, hogy a viszonylag nagybonyolultságú hardware-ről az átlagos felhasználónak csak *minimális ismereteket* kelljen szereznie.



4. ábra. Az ACH-05 hibrid-analóg számítógép

— A programok előkészítésére, a teljes analóg konzol kiszolgálására hatékony *interaktív rendszer* álljon rendelkezésre, amelynek kezelése legyen könnyen elsajátítható. A párbeszédés programok legyenek önmagukat magyarázók, tanító jellegűek.

— Mentesse a software a felhasználót az analóg géppel kapcsolatos *rutinfeladatok* elvégzésétől. Tegye lehetővé a potenciométerek, függvénygenerátorok stb. automatikus beállítását, az analóg program minél hatékonyabb előkészítését.

A kidolgozott software ezért a TPA/i számítógép OS/i operációs rendszerbe illeszkedik és kihasználja annak szolgáltatásait. A hibrid problémaorientált nyelv kidolgozására legcélszerűbbnek a FORTRAN II továbbfejlesztése mutatkozott. A FORTRAN alkalmazása mellett szól, hogy az ismert hibrid rendszerekre kidolgozott hibrid felhasználói programok többsége FORTRAN bázisú, így a más rendszerekre kidolgozott programok átvétele viszonylag egyszerű. A FORTRAN II lehetőségei a hibrid feladatok döntő többségéhez elegendőek. A TPA/i FORTRAN II compilerének előnye, hogy a *kaszád fordítás* elvét alkalmazza, azaz az első menetben a forrásnyelvi utasításokat SLANG 3 nyelvre fordítja, majd a célprogramot egy második menetben az assembler szolgáltatja.

Ez a következő előnyökkel jár:

- a FORTRAN *szubrutinkönyvtár bővítése* közvetlenül SLANG 3-ban végezhető,
- a FORTRAN-ban és SLANG 3-ban írt szegmensek minden további nélkül *összekapcsolhatók*,
- egyszerű lehetőség nyílik a FORTRAN utasításoknak SLANG 3 utasításokkal való *keverésére (inline assembly)*.

A fentiek figyelembevételével kidolgoztuk a HYFO (HIBRID FORTRAN) nyelvi proceszsort, amely a FORTRAN II utasításokon kívül *hibrid makroutasításokat* értelmez. A programrendszer a HYFO utasításokból és az azok által hívott hibrid szubrutinokból az OS/i felügyelete alatt *három menetben* fordítja le a felhasználói programot, a preprocessor és előfordítás a *felhasználói szinten nem jelentkezik*. Így a felhasználó részére a HYFO egy *önálló hibrid FORTRAN programnyelvvé* egyenértékű.

Az analóg programelőkészítés megkönnyítésére és az interaktív kapcsolat biztosítására szolgál a HEX (Hybrid Executive) interaktív programrendszer, amely a felhasználói programokkal együtt a *Hybrid Monitor* felügyelete alatt futtatható. A hibrid monitor az OS/I operációs rendszerbe épült; a hibrid konfiguráció programjainak betöltése és indítása után a hibrid monitor futása indul meg. A hibrid monitor egy hurokban futó program, amely a lehetséges elágazások figyelését ciklikusan ismétli. A *lehetséges elágazások*: az alfa-numerikus display ernyő felső területének felfrissítése, elágazás, flagek kiszolgálása, vezérlő karakterek kiszolgálása.

A *hibrid assembler* a TPA/i SLANG-3 assembly nyelvére alapozott, hibrid makrókkal kibővített assembly szintű programozást tesz lehetővé. A hibrid mnemonikus makrók száma mintegy 120.

A hibrid software-t *hibrid szubrutinkönyvtár* egészíti ki, amely a rendszerperiférián található, és az OS/i LIBRARY hibrid bővítése.

## IRODALOM

- [1] *Görgényi A.*: Váltakozó feszültségű tranzisztoros analógműveleti áramkörök. Mérés és Automatika, XII. (1964) 4–5. sz. 109–114. o.
- [2] *Görgényi A.*: Ismétlődő váltakozó feszültségű analóg számítógépek felhasználási lehetőségei az oktatásban. BME Jubileumi Kiadvány 1967, 256–264. o.
- [3] *Bánsági L., Tóth E.*: Hibrid számítógépes hazai kialakításának lehetőségei. Tanulmány az OMFB és SZKI megbízásából. 1. rész (1970), 2. rész (1972), 3. rész (1973).
- [4] *Bánsági L., Tóth E.*: Hibrid számítógépes rendszer. Mérés és Automatika, XII. (1974). 8. sz.
- [5] *Bánsági L., Tóth E.*: Új, nagysebességű univerzális hibrid számítógépes fejlesztésének kérdései. „Számítástechnika '74” Konf. Kiadványai, Esztergom, 1974.
- [6] *Bánsági L., Tóth E., Sztipanovits J.*: Biológiai rendszerek identifikációja hibrid optimalizációs módszerekkel. „Számítástechnikai és kibernetikai módszerek alkalmazása az orvostudományban és biológiában” kollokvium kiadványa, Szeged, 1974. 179–190. o.
- [7] *Tóth E.*: Hibrid számítástechnikai oktatás bevezetése a BME Műszer és Méréstechnika Tanszéken. „Számítástechnikai oktatás a hazai felsőoktatási intézményekben” konferencia kiadványa, Budapest, 1974. 370–374. o.
- [8] *Tóth E.*: A TPA/i-AC/04 hibrid számítógépes alkalmazása paraméteridentifikációs célra. Mérés és Automatika, XXIII. (1975). 10. sz.
- [9] *J. Sztipanovits*: Hybrid simulation of measurement procedures. 8th AICA Congress. Simulation and Systems. North-Holland Publ. Co. 1976.
- [10] *L. Schnell, J. Sztipanovits*: Laboratory Experiments at the Department of Measurement and Instrument Engineering, Technical University of Budapest. Hibrid Simulation of the Measurement Procedures. Symposium on Teaching Measurement Science through Laboratory Experiments. IMEKO Technical Committee on Higher Education Stockholm, 1977.
- [11] *Bánsági L., Gesztes G., Görgényi A., Telkes B., Tóth E.*: Hibrid számítástechnikai mintarendszer kifejlesztése és felállítása. Tanulmány az OMFB megbízásából, 1975.
- [12] *Bánsági L.*: Az ACH-05 hibrid számítástechnikai mintarendszer fejlesztési elképzelései. Mérés és Automatika, XXIII. (1975). 10. sz. 366–369. o.
- [13] *L. Bánsági, E. Tóth*: Development of a new hybrid computing system. Simulation and Systems; North-Holland Publ. Co. 1976. p. 271–276. 8th AICA Congress.
- [14] *Tóth E., Gesztes G.*: Az ACH-05 hibrid számítógépes rendszer software készletterve. Tanulmány az OMFB megbízásából, 1976.
- [15] *Telkes B., Görgényi A., Gesztes G., Péceli G.*: Az ACH-05/TPA/i hibrid számítógépes tervezési elvei. Hibrid Közlemények, 1. 1978. BME kiadvány.
- [16] *Telkes B., Görgényi A., Gesztes G., Péceli G., Tóth E.*: Az ACH-05 hibrid-analóg számítógépes és az ACH-05/TPA/i hibrid számítógépes rendszer. Beszámoló jelentés az OMFB részére, 1978.
- [17] *Howe, R. M.*: Hybrid Computer Systems. Computer, July 1976. p. 13–14.
- [18] *Landauer, J. P.*: Hybrid Digital/Analog Computer Systems. Computer, July 1976. p. 15–24.
- [19] *Rigas, H. B.*: Software for Hybrid Computation — Past, Present and Future. Computer, July 1976. p. 26–30.

- [20] *Howe, R. M., Landhauer, J. P.*: A Quantitative Method of Speed Comparison Between Analog/Hybrid and Digital Computers. *Computer*, July 1976. p. 31–36.
- [21] *Rubin, A. I., Mawson, J. B.*: Hybrid Computation 1976 and its Future. *Computer*, July 1976. p. 37–46.
- [22] *Graber, G. F., Fadelen, E. J.*: A Next-Generation Hybrid Computer System. *Computer*, July 1976. p. 55–62.
- [23] *Szepesi T.*: Hibrid függvénygenerátorok. Kandidátusi értekezés, 1979.

*Д-р Г. Гестеш, д-р А. Грөгеньи, Г. Пецели, д-р Б. Телкеш, д-р Э. Том: Гибридная аналоговая машина АСН—05, и гибридная вычислительная система АСН—05/ТРА/и*

В результате многолетних исследований и разработок выполненных на кафедре приборостроения и измерительной техники Будапештского политехнического университета, была создана гибридная вычислительная система, которая в ближайшем будущем будет введена в строй в качестве общественного гибридного вычислительного центра. Изготовленный на кафедре параллельный процессор, включающий в себя аналоговые и гибридные операционные элементы, а также органы управления, отличаются от традиционных систем своими новыми системо-организационными концепциями, заключающимися в высокой скорости выполнения операций, в услугах способствующих интерактивному манипулированию. Помимо этих, в статье дается описание элементов конструкции и средств программного обеспечения системы.

*Dr. Gesztes, G., Dr. Grögényi, A., Péceli, G., Dr. Telkes, B., Dr. Tóth, E.*: Der hybrid-analoge Rechner АСН-05 und das Hybridrechnersystem АСН-05/ТРА/и

Als Ergebnis der mehrjährigen Forschungs- und Entwicklungsarbeit wurde auf dem Lehrstuhl für Messtechnik und Gerätebau die Konstruierung eines Hybridrechnersystems beendet, das bald in einer gemeinnützigen Hybridrechnerzentrale betätigt wird. Der auf dem Lehrstuhl hergestellte Parallelprozessor, der analoge und hybride Arbeitselemente, sowie Kontrollen enthält, weicht an der neuartigen Systemorganisationskonzeption, der hohen Arbeitsgeschwindigkeit und an den den interaktiven Betrieb fördernden Dienstleistungen von den traditionellen Systemen ab. Der Beitrag gibt eine Beschreibung der Hardware- und Software-Elemente des Systems.

*Dr. Gesztes, G., Dr. Grögényi, A., Péceli, G., Dr. Telkes, B., Dr. Tóth, E.*: The hybrid-analog computer АСН-05 and the hybrid computation system АСН-05/ТРА/и

As a result of a several years' research and development work, the Department of Measurement and Instrument Engineering at the Budapest Technical University concluded the construction of a hybrid computer system, which is going to be operated soon in an open shop hybrid computer centre. The parallel processor designed by the Department—including the analog and hybrid operational units, as well as controls—differs from the traditional systems in its novel system-organizing conception, high operational speed and its services promoting interactive handling. The article describes the hardware and software units of the system.

## Diplomaterv pályázat 1979

Az Egyesület Ifjúsági Bizottsága az 1979-ben végző egyetemi és főiskolai hallgatók részére diplomaterv, ill. szakdolgozat pályázatot hirdet.

*A pályázat feltételei:*

1. A diplomaterv, ill. szakdolgozat témája az Egyesület szakterületébe essék.
2. A pályázó diplomatervét, ill. szakdolgozatát 1979. október 31-ig védje meg.
3. Az Állami Vizsgáztató Bizottság által a pályázatra alkalmasnak minősített diplomaterv.
4. A pályázó MATE tagsága.

*A pályázatnak tartalmaznia kell:*

1. Az ÁVB javaslatát tartalmazó, megfelelően kitöltött pályázati űrlapot. (Az ÁVB javaslata esetén az államvizsgán szerzhető be.)
2. A diplomaterv, ill. szakdolgozat eredeti példányát.

3. A pályamű rövid kivonatát (1 gépelt oldalon), amelyben a pályázó kiemeli a munka azon részeit, melyek önálló eredményei.

A pályázat benyújtásának határideje: 1979. október 31.

A pályadíjak összege: 10 000,— Ft.

Az egyetemi diplomatervek és a főiskolai szakdolgozatok értékelése külön történik.

A pályadíjakat az Egyesület Tudományos Tanácsa javaslata alapján az Elnökség ítéli oda.

*A pályázatot a következő címre kell küldeni:*

Méréstechnikai és Automatizálási Tudományos Egyesület BUDAPEST, V.,  
Kossuth Lajos tér 6—8. III. 318.  
1055.

(Tagfelvételi kérelemmel az Egyesület Titkárságához kell fordulni személyesen, vagy írásban a fent megadott címen.)

*H. M.*